

Stosowane metody zasilania i izolacji galwanicznej sterowników bramkowych tranzystorów mocy w mostkowych stopniach końcowych wzmacniaczy klas D i falowników

Applied methods of power supply and galvanic isolation of gate drivers of power transistors in bridging end stages of Class D amplifiers and inverters

Jacek Jasielski^a, Stanisław Kuta^{a,*}

^a Państwowa Wyższa Szkoła Zawodowa w Tarnowie, Mickiewicza 8, 33-100 Tarnów, Polska

Article history:

Received 19 April 2018
Received in revised form
25 June 2018
Accepted 26 June 2018
Available online 27 June 2018

Streszczenie

W pracy dokonano przeglądu i oceny różnych technik zasilania i izolacji galwanicznej sterowników bramkowych tranzystorów mocy w stopniach końcowych wzmacniaczy klasy D oraz różnego rodzaju konwerterów DC-AC lub DC-DC. Opisano i porównano techniki wytwarzania pływających napięć zasilających sterowniki bramkowe tranzystorów górnej części mostka w konfiguracji typu bootstrap oraz w konfiguracji typu samo-doładującej się pompy ładunkowej, a także przedstawiono techniki izolacji galwanicznej sygnałów cyfrowych: optyczną i pojemnościową, które mogą być wykorzystane do sterowania tranzystorów w górnej części mostka. Przedstawiony w pracy oryginalny mostkowy wzmacniacz klasy BD z dwubrzęgową modulacją PWM z przesuwaniem fazy sygnału modulowanego PSC PWM i zerowym sygnałem wspólnym na wyjściu pokazuje, że w układach budowanych w oparciu o wielopoziomowe metody modulacji PWM, prawie wszystkie sterowniki tranzystorów stopnia końcowego wymagają pływających napięć zasilających i izolacji galwanicznej. W takich układach najpewniejszą i niezawodną metodą zasilania i izolacji galwanicznej sterowników bramkowych tranzystorów mocy w stopniach końcowych są układy samodoładujących się pomp ładunkowych z izolacją galwaniczną sygnałów cyfrowych ze sprzężeniem pojemnościowym. Poprawność działania stopnia końcowego tego wzmacniacza, wraz ze wszystkimi układami sterującymi, zweryfikowano za pomocą symulacji komputerowych w programie PSpice.

Słowa kluczowe: Układy Bootstrap, Pompa ładunkowa, Sterowniki bramkowe, Techniki izolacji sygnałów cyfrowych, Wzmacniacze klasy D, PWM, PSCPWM, Sterowniki DC-AC

Wprowadzenie

Stopnie końcowe wzmacniaczy klasy D oraz różnego rodzaju konwerterów AC-DC-AC, DC-AC (np. jednofazowych lub trójfazowych falowników) skonfigurowane są w struktury półmostkowe lub mostkowe, w których tranzystory mocy MOSFET lub IGBT pełnią rolę przełączników (kluczy), sterowanych od stanu zamknięcia do stanu otwarcia. Charakterystyki statyczne tych elementów w granicznych stanach przewodzenia powinny być zbliżone do charakterystyk przełącznika w stanach zamknięcia i otwarcia, a czasy przełączania możliwie jak najkrótsze. Maksymalna moc obciążenia limitowana jest przez graniczne wartości prądów i napięć zastosowanych tranzystorów, a nie przez ich dopuszczalną moc strat. Straty mocy w tego typu wzmacniaczach lub przekształtnikach składają się głównie z dwóch skład-

ników: strat mocy związanych ze spadkiem napięcia na załączonym tranzystorze oraz strat mocy związanych z procesem przełączania tranzystora, gdy jego punkt pracy przemieszcza się przez obszar aktywny i jednocześnie mogą wystąpić duże chwilowe wartości napięcia i prądu tranzystora. O sprawności energetycznej tych układów w dużym stopniu decyduje właściwy dobór elementów ze względu na ich szybkość działania, jak również dobór odpowiednich układów sterowania tranzystorów w celu zminimalizowania strat mocy związanych z procesami przełączania, bowiem ten składnik może być dominujący w ogólnym bilansie strat mocy.

Na rys. 1 a) przedstawiono schemat ideowy wzmacniacza klasy D, a dla zilustrowania jego zasady działania na rys. 1 b, c) przedstawiono idealizowane przebiegi czasowe napięć w układzie [1, 2]. Przebieg zmodulowany PWM (ang. *Pulse Width Mo-*

*Corresponding author: st.kuta@pwszta.edu.pl

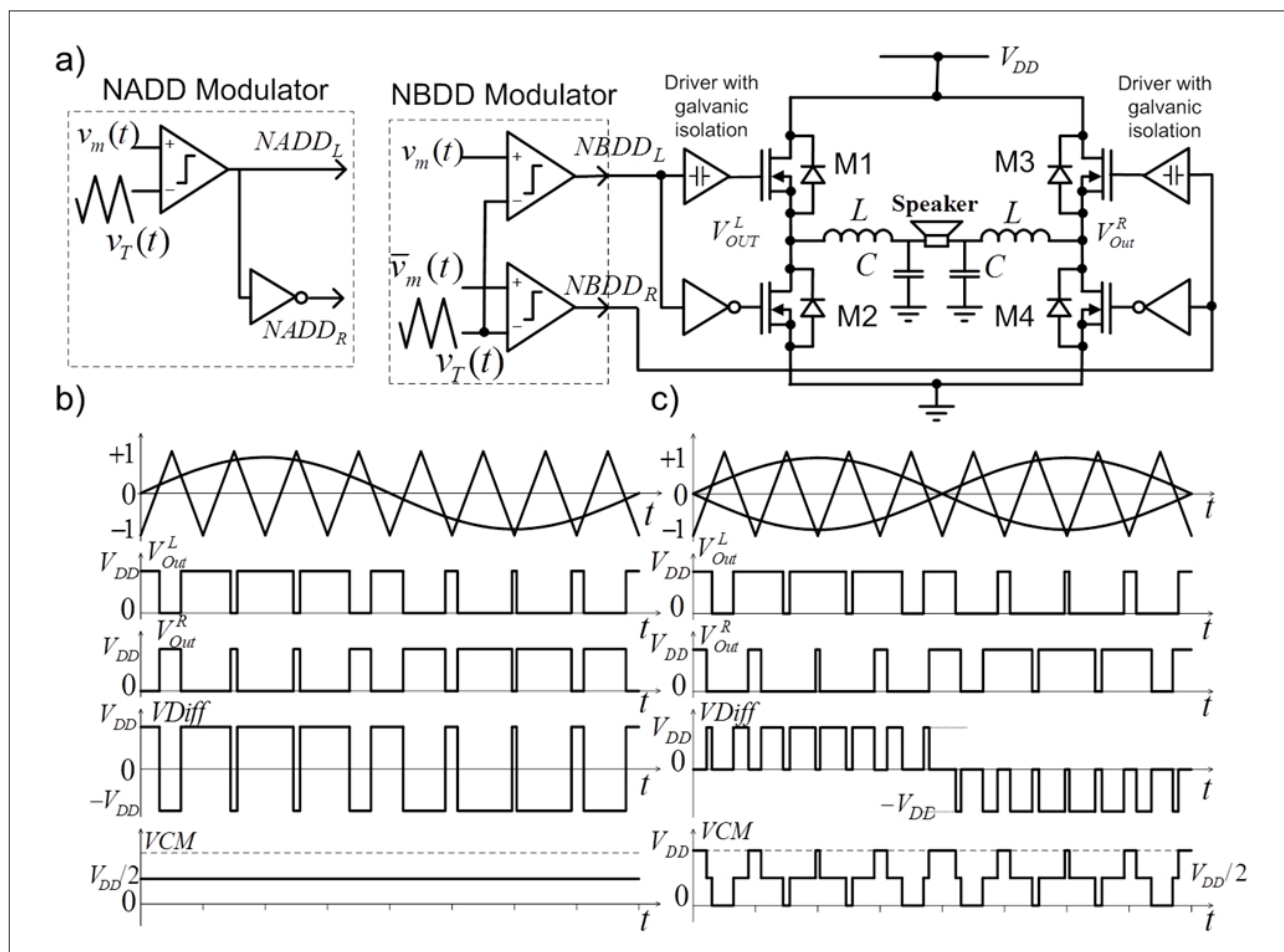
dulation) na wyjściu wzmacniacza może być dwupoziomowy ($+U$, $-U$), lub trójpoziomowy ($+U$, 0 , $-U$), zależnie od zastosowanej modulacji PWM oraz sposobu sterowania kluczy mostka H. Z tego względu wyróżnia się wzmacniacze klasy AD (modulacja dwupoziomowa) lub klasy BD (modulacja trójpoziomowa). Przy zastosowaniu modulatora NADD z naturalnym próbkowaniem sygnału modulującego i dwubrzegową modulacją szerokości impulsów (ang. *Natural Sampled Class-AD Double-sided*) otrzymujemy wzmacniacz klasy AD, zaś przy zastosowaniu modulatora NBDD z naturalnym próbkowaniem sygnału modulującego i dwubrzegową modulacją szerokości impulsów (ang. *Natural Sampled Class-BD Double-sided*), nazywaną również modulacją PSC PWM, otrzymujemy wzmacniacz klasy BD [3, 4, 5].

Jak łatwo zauważyć, źródła tranzystorów M2, M4 dolnej części mostka są dołączone na stałe z masą układu, a sterowniki bramkowe (ang. *gate drivers*) tych tranzystorów, wraz z ich napięciami zasilającymi, są również odniesione do masy układu, dlatego sygnały sterujące z modulatora PWM mogą być bezpośrednio przesyłane do sterowników bramkowych.

W przypadku tranzystorów M1, M3 górnej części mostka, źródło każdego z tranzystorów, wraz ze sterownikiem bramkowym i napięciem zasilającym ten sterownik, mają wspólną

„masę” o pływającym potencjale w pełnym zakresie pomiędzy potencjałami dolnej i górnej szyny napięcia zasilającego stopień końcowy. Pomiędzy modulatorem generującym sygnały sterujące PWM, a wejściem sterownika bramkowego konieczne jest zastosowanie odpowiedniej izolacji galwanicznej. Konieczne jest również wytworzenie stabilizowanego napięcia zasilającego sterownik bramkowy, izolowanego galwanicznie od reszty układu.

Jedną z szeroko stosowanych metod wytwarzania pływających źródeł napięciowych zasilających sterowniki bramkowe tranzystorów górnej części mostka jest metoda doładowywania kondensatora w układzie typu bootstrap (ang. *floating bootstrap high-side power supply*) [6, 7, 8]. Jest to prosta i dość efektywna metoda, jednakże posiada pewne ograniczenie minimalnej i maksymalnej szerokości impulsu zmodulowanego sygnału sterującego PWM w czasie cyklu pracy, wynikające z konieczności doładowywania kondensatora w układzie bootstrap w czasie, gdy załączony jest klucz tranzystorowy w dolnej części mostka. Ponadto w procesie przełączania tranzystorów, gdy wyłączany jest tranzystor górnej części mostka, na zacisku źródła tego tranzystora indukowany jest ujemny impuls napięciowy, który może doprowadzić do nieprawidłowego działania lub uszkodzenia stopnia końcowego [6, 7].



Rysunek 1. Schemat ideowy wzmacniacza klasy D (a) i przebiegi czasowe napięć w układzie przy: modulacji NADD (b); modulacji NBDD (c)

Alternatywnym rozwiązaniem, umożliwiającym generację płynących źródeł napięciowych zasilających sterowniki bramkowe tranzystorów górnej części mostka, są układy wykorzystujące pompy ładunkowe. Istnieje wiele możliwych rozwiązań układowych płynących źródeł napięciowych realizowanych w oparciu o pompy ładunkowe [9–12]. Podstawowy układ pompy ładunkowej zbudowany jest z dwóch diod, dwóch kondensatorów oraz przełącznika i można w nim wyróżnić dwie fazy pracy: tryb ładowania kondensatora oraz tryb pompowania ładunku do tego kondensatora. W trybie ładowania jeden z kondensatorów C_L jest ładowany niemal do poziomu napięcia zasilania, a drugi kondensator C_H utrzymuje ładunek, który zgromadził w poprzednim takcie, przy czym napięcie na kondensatorze C_L jest wyższe niż na kondensatorze C_H . W trybie pompowania przełącznik zmienia konfigurację układu i część ładunku z kondensatora C_L przepływa na C_H . W trybie ładowania kondensator C_L jest ładowany do poziomu napięcia zasilania przez niezależny klucz tranzystorowy, sterowany przebiegiem impulsowym o tym samym okresie co częstotliwość kluczowania sygnału PWM i stałym współczynnikiem wypełnienia. Dzięki temu, płynące źródło napięciowe zrealizowane w oparciu o pompę ładunkową nie posiada tych wad, jakie wykazuje płynące źródło napięciowe w układzie bootstrap, które wynikają z konieczności wykorzystania klucza tranzystorowego dolnej części mostka do ładowania kondensatora w układzie bootstrap.

W punkcie 2. scharakteryzowano i porównano techniki wytwarzania płynących napięć zasilających sterowniki bramkowe tranzystorów górnej części mostka w konfiguracji typu bootstrap oraz w konfiguracji typu samodładowującej się pompy ładunkowej, a także opisano i porównano trzy techniki izolacji galwanicznej sygnałów cyfrowych: optyczną, pojemnościową i transformatorową, które mogą być zastosowane w torze transmisji sygnałów sterujących od modulatora PWM do sterownika bramkowego.

W punkcie 3. przedstawiono układy sterowania tranzystorów mocy w oryginalnym mostkowym wzmacniaczu klasy BD z dwubrzegową modulacją PWM z przesuwaniem fazy sygnału modulowanego PSC PWM (ang. *Phase Shifted Carrier Pulse Width*), charakteryzującym się trzema poziomami sygnału zmodulowanego PWM na wyjściu wzmacniacza i zerowym sygnałem wspólnym (ang. *Common Signal*) [1, 2]. Ze względu na trójpoziomy sygnał PWM na wyjściu wzmacniacza, stopień końcowy zawiera 8 tranzystorów mocy MMOSFET typu IRF6775MTRPbF, przy czym 7 spośród nich wymaga galwanicznej izolacji pomiędzy cyfrowym sygnałem sterującym na wyjściu modulatora PWM a wejściem sterownika bramkowego, a 5 sterowników bramkowych zasilanych jest z indywidualnych, płynących napięć zasilających zrealizowanych w układzie samodładowującej się pompy ładunkowej. Do sterowania wszystkich tranzystorów stopnia końcowego wykorzystano jednokanałowe, szybkie sterowniki bramkowe (ang. *gate drivers*) UCC27531, a pomiędzy cyfrowymi sygnałami steru-

jącymi na wyjściu modulatora i wejściu każdego sterownika bramkowego zastosowano układy ISO7420 z pojemnościową izolacją galwaniczną sygnałów.

W punkcie 4. przedstawiono wyniki symulacji wybranych przebiegów czasowych napięć generowanych przez sterowniki bramkowe tranzystorów, w odpowiedzi na sygnały sterujące generowane przez modulator NBDD PWM, gdy ścieżka sygnałowa cyfrowego sygnału sterującego zawiera układ ISO7420 z pojemnościową izolacją galwaniczną sygnałów, a sterownik bramkowy zasilany jest z indywidualnego, płynącego napięcia zasilającego, zrealizowanego w układzie samo-dładowującej się pompy ładunkowej. Przedstawiono również wyniki symulacji przebiegów czasowych napięć wyjściowych opracowanego wzmacniacza: dla sygnału różnicowego (ang. *differential mode signal*) oraz wspólnego (ang. *common mode signal*) i porównano je z wynikami eksperymentalnymi, otrzymanymi przez pomiar na zbudowanym modelu wzmacniacza.

W punkcie 5. przedstawiono podsumowanie i ogólne wnioski końcowe.

Metody zasilania i izolacji galwanicznej sterowników bramkowych tranzystorów mocy w mostkowych stopniach końcowych

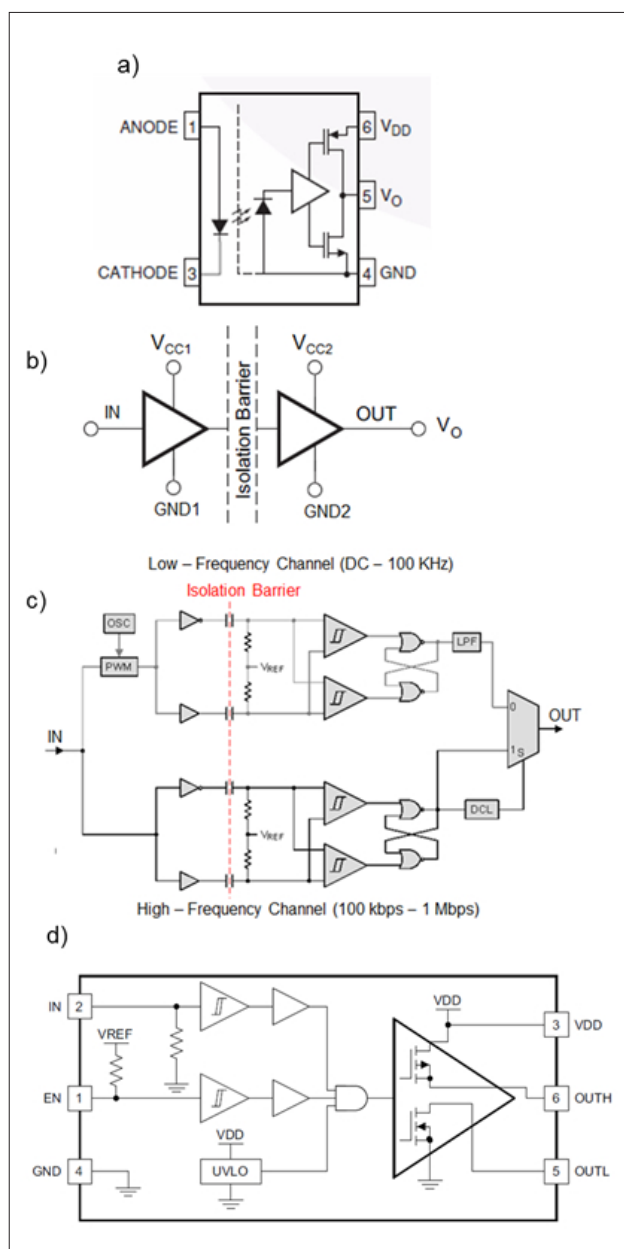
Izolacja galwaniczna cyfrowych sygnałów sterujących sterowniki bramkowe tranzystorów mocy

W torze transmisji sygnałów sterujących od modulatora PWM do sterownika bramkowego następuje wymiana informacji lub energii pomiędzy dwoma blokami funkcyjnymi, których masy elektryczne są na różnych potencjałach i dlatego zachodzi konieczność izolacji galwanicznej pomiędzy tymi blokami. Typowym przykładem izolacji galwanicznej w odniesieniu do przekazywania energii może być zastosowanie transformatora separacyjnego, natomiast dla przekazu informacji – izolacja optyczna za pomocą transoptora lub pojemnościowa za pomocą odpowiednich układów z pojemnościami sprzęgającymi. W układach scalonych praktycznie stosuje się izolację pojemnościową lub optyczną.

Dla porównania i oceny możliwości stosowania tych metod, na rys. 2. przedstawiono schematy logiczne wybranych układów scalonych z galwaniczną izolacją sygnałów cyfrowych: optyczną [13] i pojemnościową [14] oraz typowy schemat logiczny sterownika bramkowego (drajwera) [15] tranzystorów mocy, przy czym przedstawione przykłady reprezentują w swoich grupach układy o dużej szybkości działania. Na rys. 2a przedstawiono uproszczony schemat logiczny izolacji optycznej w układzie scalonym FODM8071 [13], zaś na rys. 2b izolacji pojemnościowej w układzie scalonym ISO7420 [14]. W układzie tym, dla transmisji sygnałów cyfrowych przez niewielkie pojemności bariery izolacyjnej zastosowane są dwa przełączane kanały: niskoczęstotliwościowy z modulacją szerokości impulsu

sów PWM, który przenosi sygnały w zakresie $DC \div 100 \text{ kHz}$ oraz wysokoczęstotliwościowy, który przenosi sygnały w zakresie $100 \text{ kbps} \div 1 \text{ Mbps}$, co przedstawiono na rys. 2c. Na rys. 2d przedstawiono ogólny schemat blokowy sterownika bramkowego (Single-Gate Driver) UCC27521 [15].

Konieczność stosowania izolacji galwanicznej (bariery izolacyjnej) podnosi koszt układu, pogarsza szybkość działania i komplikuje układ, ponieważ wymaga oddzielnych napięć zasilających po obu stronach bariery. W układach scalonych najczęściej stosuje się pojemnościową izolację galwaniczną. Dla porównania, w Tabeli 1. zestawiono charakterystyczne czasy przełączania sygnałów cyfrowych w układach z rys. 2.



Rysunek 2. Przykłady izolacji galwanicznej: a) Izolacja optyczna za pomocą transoptora w układzie scalonym FODM8071 [13]; b) Izolacja pojemnościowa w układzie scalonym ISO7420 [14] - uproszczony schemat ideowy; c) Ogólny schemat blokowy izolacji pojemnościowej dla transmisji sygnałów cyfrowych w układzie ISO7420; d) Ogólny schemat blokowy sterownika bramkowego (Single-Gate Driver) UCC27521 [15]

Tabela 1. Czasy przełączania sygnałów cyfrowych w układach z rys. 2.

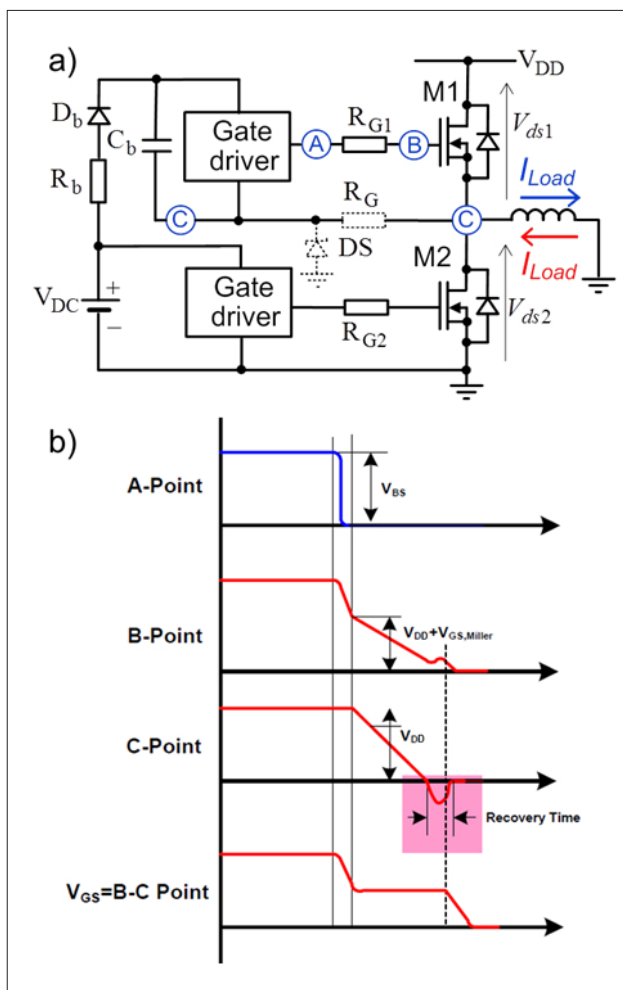
Układ scalony	FODM 8071	ISO 7420	UCC 27523
Typowe napięcie V_{DD} [V]	3; 5	3; 5	18
Zakres napięcia V_{DD} [V]	3–5,5	3–5,5	10–32
Czas narastania t_r [ns]	5,8	1	15
Czas opadania t_f [ns]	5,3	1	7
Czas opóźnienia t_d [ns]		9	17
Maksymalny czas opóźnienia $t_{d\max}$ [ns]		12	26
Czas propagacji $t_{pHL}; t_{pLH}$ [ns]	55		

Zasilanie sterowników bramkowych w układzie bootstrap z izolacją pojemnościową sygnałów sterujących

Na rys. 3. przedstawiono ogólną zasadę działania układu bootstrap, generującego płynące napięcie zasilania sterownika bramkowego tranzystora górnej części jednej z gałęzi mostka H [6, 7, 8]. Układ zawiera niezależne źródło napięciowe V_{DC} , pojemność bootstrap C_b z diodą D_b i rezystorem R_b przez które pojemność ta jest ładowana, gdy tranzystor M2 jest załączony. Sterownik bramkowy tranzystora M2 dolnej części mostka zasilany jest z niezależnego źródła napięciowego V_{DC} , które jest odniesione do masy układu.

Przy złączonym tranzystorze M2 pojemność C_b jest wstępnie ładowana do napięcia: $V_{cb} = V_{DC} - V_{Di} - V_{M2(on)}$, gdzie: V_{Di} oraz $V_{M2(on)}$ są spadkami napięć na przewodzącej diodzie D_i i załączonym tranzystorze M2.

Gdy tranzystor M2 jest wyłączony, to tranzystor M1 jest załączony, przy czym napięcie na naładowanej pojemności C_b podtrzymuje zasilanie sterownika bramkowego tranzystora M1. Tranzystor ten jestysterowany do stanu załączenia sygnałem PWM z wyjścia sterownika bramkowego, przy czym na rys. 3. nie zaznaczono toru transmisyjnego z izolacją galwaniczną sygnału generowanego przez modulator PWM. Przy wysokim potencjale źródła tranzystora M1, bliskim napięciu $V_{DD} - V_{M1(on)}$, dioda D_b jest spolaryzowana zaporowo i niezależne źródło na-



Rysunek 3. Generacja płynącego napięcia zasilanie sterownika bramkowego górnej części mostka w układzie bootstrap: a) Schemat ideowy układu; b) Idealizowane przebiegi czasowe w wybranych węzłach układu

pięciowe V_{DC} zostaje odcięte od układu zasilania sterownika bramkowego tranzystora M1.

Opisany układ bootstrap posiada pewne ograniczenie minimalnej i maksymalnej szerokości impulsu zmodulowanego sygnału sterującego PWM w czasie cyklu pracy, wynikające z konieczności doładowywania pojemności C_b w czasie, gdy jest załączony klucz tranzystorowy w dolnej części mostka. Ponadto w procesie przełączania tranzystorów, gdy jest wyłączany tranzystor M1, a załączany M2, na zacisku źródła tranzystora M1 jest indukowany ujemny impuls napięciowy, który może doprowadzić do nieprawidłowego działania lub uszkodzenia stopnia końcowego [7].

Na rys. 3b przedstawiono idealizowane przebiegi czasowe napięć w węzłach A, B, C układu z rys. 3a w procesie wyłączania tranzystora M1 i złączania M2, gdy tranzystor M1 przewodził prąd obciążenia I_{Load} zgodnie z jego normalnym kierunkiem przewodzenia, a po zakończeniu przełączania prąd ten popłynie przez inwersyjnie przewodzący tranzystor M2 i równoległą diodę podłożową.

Czas przełączania i szybkość opadania prądu drenu tranzystora M1 zależy od wielkości rezystancji R_{G1} , pojemności wejścio-

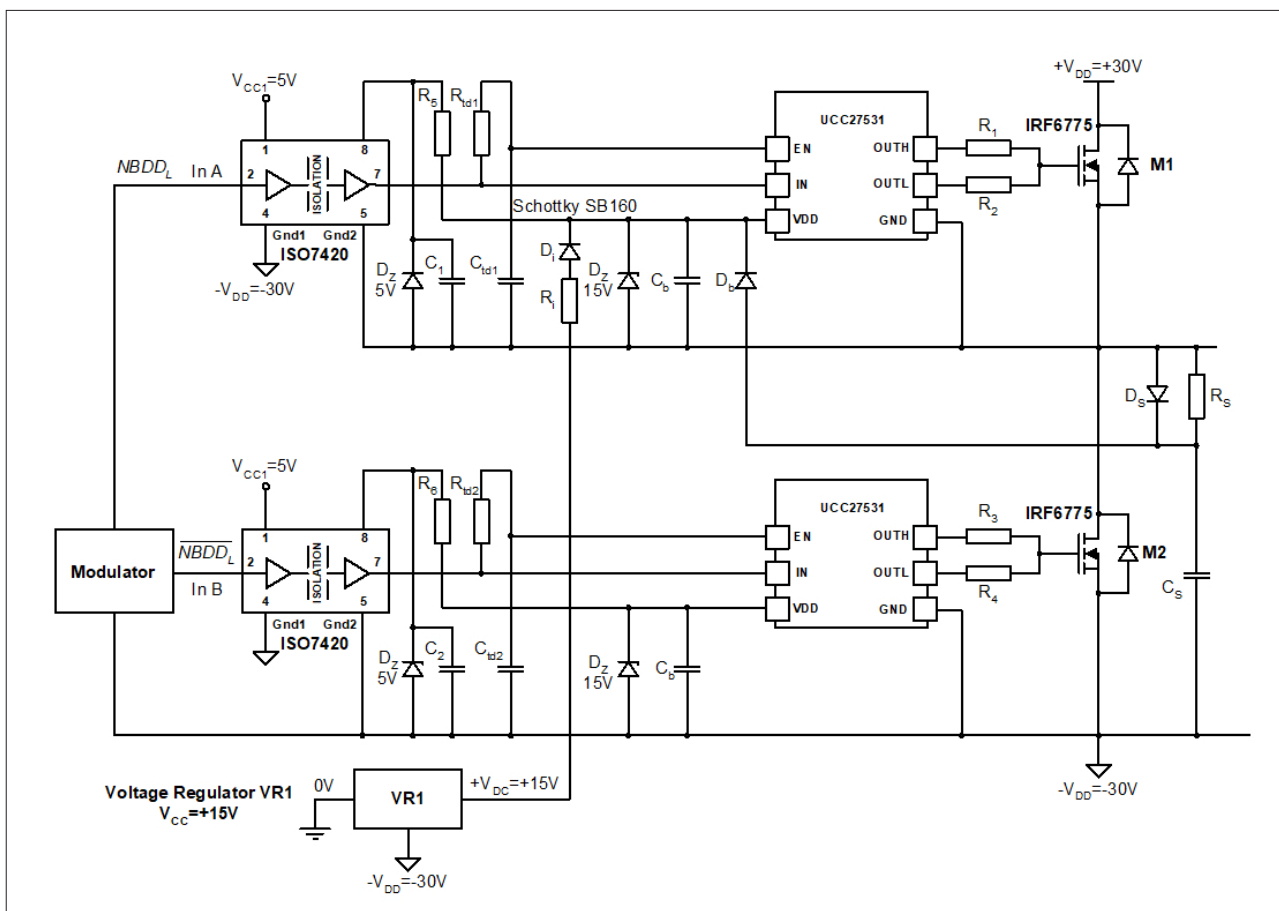
wej tranzystora C_{iss} – zwielokrotnionej wskutek efektu Millera. Zależnie od szybkości zmian prądów drenów di/dt oraz wielkości indukcyjności rozproszonych L_{s1} i L_{s2} , związanych z węzłem C, w węzle tym jest indukowany ujemny impuls napięciowy, który – zależnie od amplitudy tego impulsu – może doprowadzić do uszkodzenia sterownika bramkowego lub zatrzaśnięcia aktualnego stanu na jego wyjściu, co najczęściej prowadzi do równoczesnego przewodzenia skrośnego dużych prądów przez obydwie tranzystory M1 i M2, przy dużym napięciu $V_{ds1} = V_{DD}$. W przedstawionym na rys. 3b procesie przełączania tranzystorów M1, M2 jest widoczny pewien przedział czasowy, w którym dodatnie napięcie pomiędzy bramką, a źródłem tranzystora M1: $V_{gs1} = V_A - V_C$ ma wystarczającą wartość, aby utrzymywać tranzystor M1 w stanie przewodzenia, przy załączonym już tranzystorze M2.

Jednym ze sposobów przeciwdziałania tym niekorzystnym zjawiskom w procesie przełączania tranzystorów M1, M2 jest ograniczenie prądu ładowania pojemności C_b , poprzez wprowadzenie rezystancji R_b w obwodzie ładowania tej pojemności, relokacja rezystora R_{G1} na wejściu bramki tranzystora M1 bezpośrednio do węzła C i dołączenie między masą sterownika bramkowego, a masą całego układu diody Schottky’ego, ograniczającej ujemny potencjał masy sterownika do wartości równej spadkowi napięcia na przewodzącej diodzie, co zaznaczono liniami przerywanymi na rys. 3a.

Na rys. 4 przedstawiono schemat ideowy opracowanego układu sterowania lewej gałęzi mostka H w stopniu końcowym wzmacniacza klasy BD, w którym płynące napięcie zasilania sterownika bramkowego tranzystora górnej części mostka generowane jest w układzie bootstrap, a w torach transmisyjnych sygnałów sterujących PWM zastosowano izolację galwaniczną ze sprzężeniem pojemnościowym, wykorzystując opisane wcześniej układy ISO7420. Równolegle z pojemnością bootstrap C_b połączona jest dioda Zenera 15 V ograniczająca maksymalną wartość napięcia ładowania tego kondensatora. Ponadto zastosowano dodatkowy regeneracyjny układ tłumiący, zawierający rezystor R_s , kondensator C_s oraz diodę D_s , który ogranicza szybkość zmian napięcia w procesie wyłączania tranzystora M1 i załączania M2, a tym samym ogranicza amplitudę ujemnego impulsu indukowanego na źródle tranzystora M1.

Zakładając, że obciążenie ma charakter rezystancyjno-indukcyjny i prąd obciążenia płynie zgodnie z normalnym kierunkiem przewodzenia prądu drenu tranzystora M2, w procesie wyłączania tranzystora M2 a załączania M1, wtedy napięcie V_{DS2} rośnie, pojemność C_s jest ładowana prądem płynącym przez D_s , a napięcie na niej gwałtownie narasta, dążąc do wartości: $V_{cs} = V_{DD} - V_{Ds} - V_{M1(on)}$.

W procesie wyłączania tranzystora M1, a załączania tranzystora M2 następuje przelanie części ładunku z naładowanej pojemności C_s do pojemności C_b przez przewodzącą diodę D_b i przewodzący tranzystor M2, aż napięcie na pojemności C_s obniży się do poziomu $V_{cs} = V_z + V_{Db} + V_{M1(on)}$. Wtedy dioda D_b



Rysunek 4. Ulepszony wzmacniacz akustyczny klasy BD z optymalną modulacją NBDD, bez sygnału wspólnego na wyjściu wzmacniacza: a) Oryginalny schemat ideowy stopnia końcowego wzmacniacza; b) Rozszerzony modulator NBDD generujący sygnały sterujące PWM wzmacniacza bez sygnału wspólnego na wyjściu; c) Idealizowane przebiegi czasowe sygnałów PWM, generowanych przez rozszerzony modulator sygnałów sterujących PWM oraz na wyjściach wzmacniacza

zostaje spolaryzowana w kierunku zaporowym i dalsze rozładowywanie pojemności C_s odbywa się przez rezystancję R_s i przewodzący tranzystor M2.

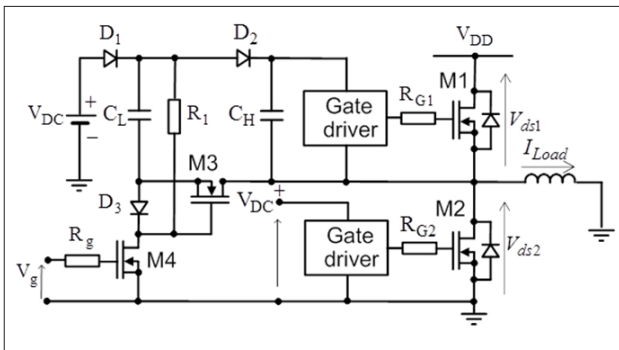
Dla zachowania symetrii czasów propagacji sygnałów PWM sterujących drajwery obu tranzystorów M1 i M2, w torach transmisyjnych tych sygnałów obydwu tranzystorów zastosowano izolację galwaniczną sygnałów, chociaż tranzystor dolnej części mostka H nie wymaga takiej izolacji.

Zasilanie sterowników bramkowych w układzie z pompą ładunkową i izolacją pojemnościową sygnałów sterujących

Na rys. 5 przedstawiono ogólną zasadę wytwarzania pływającego napięcia zasilanie sterownika bramkowego górnej części mostka H, zrealizowanego w układzie samo-ładowującej się pompy ładunkowej (ang. *floating self-boost charge pump high-side power supply*). Podstawowy układ pompy ładunkowej zbudowany jest z dwóch diod D_1 , D_2 , dwóch kondensatorów C_L , C_H oraz przełącznika zrealizowanego na tranzystorze M3. W układzie można wyróżnić trzy charakterystyczne stany pracy: ładowania (ang. *Charging Mode*), odcięcia klucza tranzystorowego M4 (ang. *Boost Mode*) i pompowania ładunku

(ang. *Pumping Mode*). W stanie ładowania pojemność C_L jest ładowana z niezależnego źródła napięciowego V_{DC} , przez diody D_1 , D_2 i załączony klucz tranzystorowy M4 dodatnim impulsem z generatora przebiegu prostokątnego o stałym współczynniku wypełnienia i tej samej częstotliwości co częstotliwość kluczenia stopnia końcowego. W tym stanie klucz tranzystorowy M3 oraz dioda D_2 pozostają w stanie odcięcia, a druga pojemność C_H , w której został zgromadzony ładunek w poprzednim takcie, podtrzymuje zasilanie sterownika bramkowego tranzystora M1 w górnej części mostka. Spadek napięcia na przewodzącej diodzie D_3 polaryzuje tranzystor M3 do stany odcięcia ($V_{gs3} = -V_{D3}$), przy czym napięcia rewersyjne diod Schottky'ego D_1 , D_2 , D_3 oraz maksymalne napięcia $V_{DS\ max}$ tranzystorów M3, M4 powinny odpowiadać napięciu zasilania stopnia końcowego V_{DD} .

W stanie odcięcia klucza tranzystorowego M4, pojemność wejściowa C_{iss3} tranzystora M3 jest doładowana przez rezystancję R_l do napięcia w przybliżeniu równemu napięciu na pojemności C_L , (przy $C_{iss3} \ll C_L$, $V_{gs3} \approx V_{Cl}$) i tranzystor M3 zostaje załączony. Przy wyłączonym tranzystorze M4 i załączonym M3, potencjał szyny odniesienia napięcia zasilającego sterownik górnej części mostka jest równy potencjałowi źródła tranzysto-



Rysunek 5. Generacja płynącego napięcia zasilania sterownika bramkowego górnej części mostka w układzie samo-ładowującej się pompy ładunkowej

ra M1, a przy wyłączonym kluczu tranzystorowym M2, wzrasta od wartości bliskiej potencjałowi masy do wartości bliskiej V_{DD} . Wtedy dioda D1 zostaje spolaryzowana w kierunku zaporowym i od układu zostaje odłączone pomocnicze źródło zasilania V_{DC} .

W stanie pompowania ładunku klucz tranzystorowy M3 jest załączony, a pojemność C_H jest doładowywana ładunkiem przepływającym z pojemności C_L do C_H .

Chociaż płynące źródło napięciowe zrealizowane w oparciu o pompę ładunkową jest nieco bardziej skomplikowane niż z układem bootstrap, to jednak w układzie tym czas doładowywania pojemności C_L wyznaczony jest czasem trwania dodatniego impulsu sterującego kluczem tranzystorowym M4 z generatora przebiegu prostokątnego o stałym współczynniku wypełnienia i nie zależy od minimalnej i maksymalnej wartości współczynnika wypełnienia sygnału PWM tak, jak w przypadku płynącego źródła napięciowego w układzie bootstrap.

Podobnie jak w układzie bootstrap, sterownik bramkowy tranzystora M2 dolnej części mostka jest zasilany z pomocniczego źródła napięciowego V_{DC} , odniesionego do masy układu. Jest również konieczna galwaniczna izolacja sygnału sterującego w torze transmisji od modulatora PWM do sterownika bramkowego w górnej części mostka H.

Ulepszony wzmacniacz akustyczny klasy BD z optymalną modulacją NBDD, bez sygnału wspólnego na wyjściu wzmacniacza

Na rys. 6a przedstawiono oryginalny mostkowy wzmacniacz klasy BD z optymalną dwubrzegową modulacją PWM typu NBDD z przesuwaniem fazy sygnału modulowanego PSC PWM (ang. *Phase Shifted Carrier Pulse Width*), charakteryzujący się trzema poziomami sygnału zmodulowanego PWM na wyjściu wzmacniacza i zerowym sygnałem wspólnym [1, 2]. Pary tranzystorów M1-M2 i M3-M4, tworzące mostek H stopnia końcowego, są sterowane komplementarnymi sygnałami PWM dla optymalnej modulacji NBDD (rys. 6c), które generuje rozszerzony modulator NBDD (rys. 6b) w podobny sposób jak w układzie na rys. 1.

Aby uzyskać trójpoziomowe napięcie różnicowe V_{OUT}^{DM} i zerowe napięcie wspólne V_{OUT}^{CM} na wyjściu wzmacniacza (rys. 6c), zasilanie mostka H nie jest na stałe dołączone do szyn napięć zasilających $\pm V_{DD}$, lecz punkty X, Y mostka są odłączane od szyn zasilających $\pm V_{DD}$ i dołączane do szyny o zerowym potencjale przez przełączane klucze, utworzone przez pary tranzystorów M5-M6 i M7-M8, sterowane odpowiednio przez zmodulowane sygnały M_{cm} , $\overline{M_{cm}}$, M_{cm} , lub P_{cm} , $\overline{P_{cm}}$ generowane przez rozszerzony modulator NBDD.

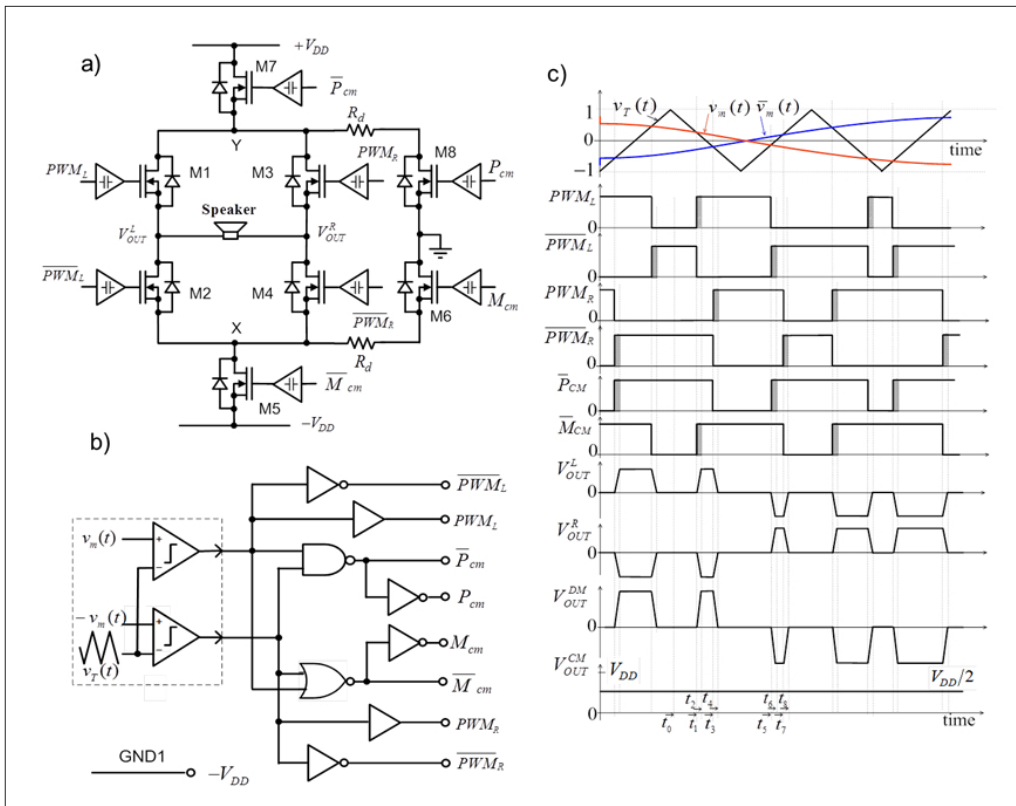
Wszystkie sygnały sterujące PWM generowane na wyjściu rozszerzonego modulatora NBDD są odniesione do szyny napięcia zasilającego $-V_{DD}$ (GND1) i są przesyłane na wejścia sterowników bramkowych tranzystorów stopnia końcowego za pośrednictwem układów z pojemnościową izolacją galwaniczną sygnałów.

Stopień końcowy wzmacniacza zawiera 8 tranzystorów mocy MMOSFET typu IRF6775MTRPbF, przy czym 7 z pośród nich wymaga galwanicznej izolacji sygnału sterującego PWM, a 5 sterowników bramkowych wymaga indywidualnych płynących napięć zasilających. Do sterowania wszystkich tranzystorów wykorzystano jednokanałowe, szybkie sterowniki bramkowe UCC27531, a pomiędzy cyfrowymi sygnałami sterującymi na wyjściu modulatora i wejściu każdego sterownika bramkowego zastosowano układy ISO7420 z pojemnościową izolacją galwaniczną sygnałów, również dla tranzystora M5, aby zapewnić symetrię czasów propagacji sygnałów sterujących PWM we wszystkich ścieżkach sygnałowych. Indywidualne, płynące napięcia zasilające sterowniki bramkowe tranzystorów zrealizowano przy wykorzystaniu samodoładowującej się pompy ładunkowej.

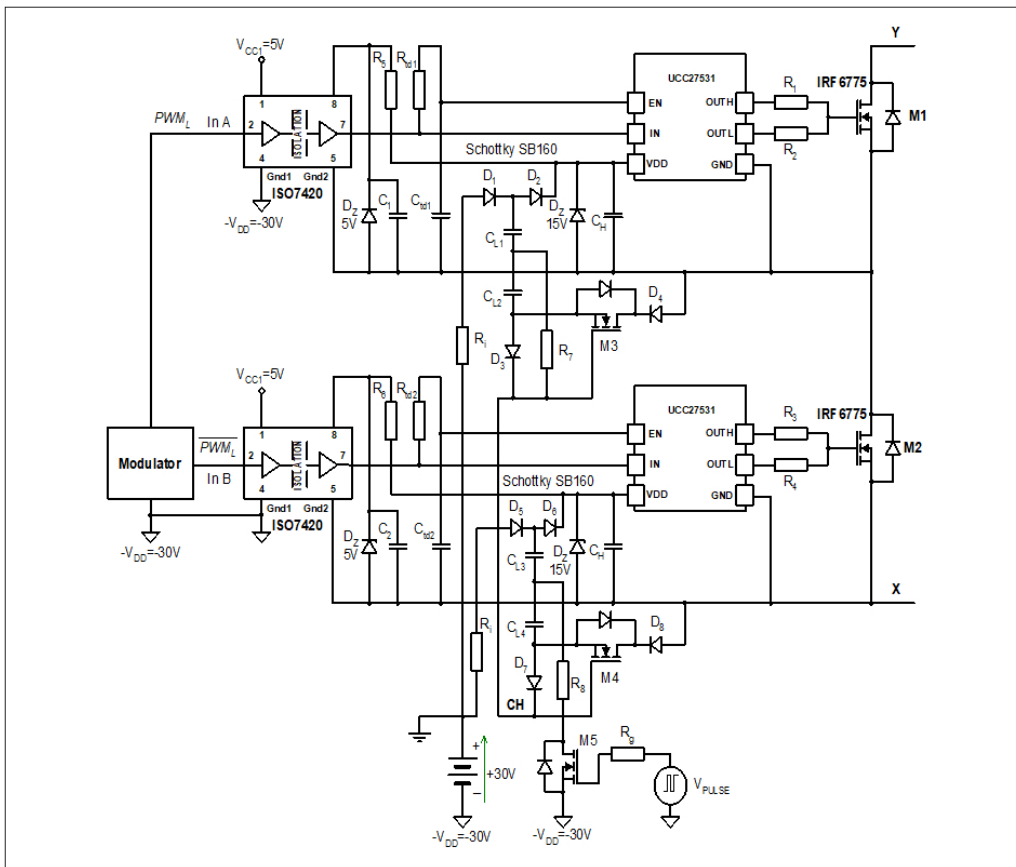
Na rys. 7 przedstawiono schemat ideowy opracowanego układu sterowania lewej gałęzi mostka H, w którym oddzielnie dla każdego z tranzystorów M1 i M2 są generowane płynące napięcia zasilania sterowników bramkowych UCC27531 w układzie z pompą ładunkową i z pojemnościową izolacją galwaniczną sygnałów sterujących PWM.

W takcie ładowania, przy załączonym kluczu tranzystorowym M3, szeregowo połączone pojemności $C_L = C_{L1}C_{L2}/(C_{L1} + C_{L2})$ są ładowane do napięcia $V_{DC} = V_{DD} = +30V$, a w takcie pompowania pojemność C_H jest doładowywana ładunkiem przepływającym z pojemności C_L do C_H . Aby na wyjściu sterownika bramkowego uzyskać amplitudę impulsu sterującego ok. 15 V, napięcie zasilające sterownik bramkowy V_{C_H} na pojemności C_H jest stabilizowane diodą Zenera DZ na poziomie 15V. Dioda D4 zabezpiecza przed przewodzeniem diody podłożowej tranzystora M4 przy jego polaryzacji inwersyjnej.

Identyczny układ jest wykorzystywany do sterowania prawej gałęzi mostka H z tranzystorami M3, M4, natomiast w przełączanych kluczach tranzystorowych na parach tranzystorów M5-M6 i M7-M8, komutujących punkty X, Y mostka H do szyn zasilających $\pm V_{DD}$ lub do szyny o zerowym potencjale, tylko tranzystory M6 i M8 wymagają płynących napięć zasilających sterowniki bramkowe tych tranzystorów.



Rysunek 6. Ulepszony wzmacniacz akustyczny klasy BD z optymalną modulacją NBDD, bez sygnału wspólnego na wyjściu wzmacniacza: a) Oryginalny schemat ideowy stopnia końcowego wzmacniacza; b) Rozszerzony modulator NBDD generujący sygnały sterujące PWM wzmacniacza bez sygnału wspólnego na wyjściu; c) Idealizowane przebiegi czasowe sygnałów PWM, generowanych przez rozszerzony modulator sygnałów sterujących PWM oraz na wyjściach wzmacniacza



Rysunek 7. Schemat ideowy układu sterowania tranzystorów M1, M2 w stopniu końcowym wzmacniacza z rys. 6a

Wyniki symulacji

Weryfikacja poprawności działania układów zasilania została potwierdzona za pomocą symulacji komputerowych w programie PSpice A/D. Na rys. 8 zaprezentowano wybrane przebiegi występujące w układzie samo-doładowującej się pompy zasilającej stopień wyjściowy mostka H, przedstawionej na rys. 5.

Jak widać na przebiegach w dolnej sekcji rysunku 8, napięcie źródła tranzystora MOS mostka H (a zatem i GND układu DRIVERA) zmienia się w szerokich granicach (ok. 30V). Współbieżnie z nim zmienia się napięcie zasilania Vdd układu UCC27531. Wypadkowe napięcie zasilania wynosi ok. 15,4V i posiada niski poziom tętnień wynoszący ok. 5 mV. W celu uproszczenia układu, do sterowania pompy wykorzystano sygnał z modulatora.

Na rys. 9 zaprezentowano przebiegi symulacyjne wzmacniacza akustycznego klasy BD z optymalną modulacją NBDD, bez sygnału wspólnego na wyjściu przedstawionego na rys.6a.

Przebieg składowej różnicowej jak i wspólnej na wyjściu wzmacniacza (oraz przebiegów na wyjściu modulatora) potwierdzają przedstawioną w rozdziale koncepcję wzmacniacza klasy BD z eliminacją składowej wspólnej. Na charakterystyce sygnału wspólnego można zauważyć szpilki. Jest to spowodowane krótszym czasem załączenia tranzystorów mocy MOS niż ich wyłączenia. Aby temu zapobiec należy w układzie sterowania wprowadzić niewielkie opóźnienia narastających zboczy.

Na rys. 10 przedstawiono przebiegi prądu drenów przełączanych tranzystorów mostka M1 i M2 przy czasach opóźnienia załączenia tranzystorów wynoszących odpowiedni 0, 2, 4, 6, 8 ns.

Z przebiegów widocznych na rys. 10 wynika, że przy użytych tranzystorach MOS IRF6775 strefa martwa powinna wynosić ok. 4ns (krzywa niebieska). Strefę martwą można łatwo wpro-

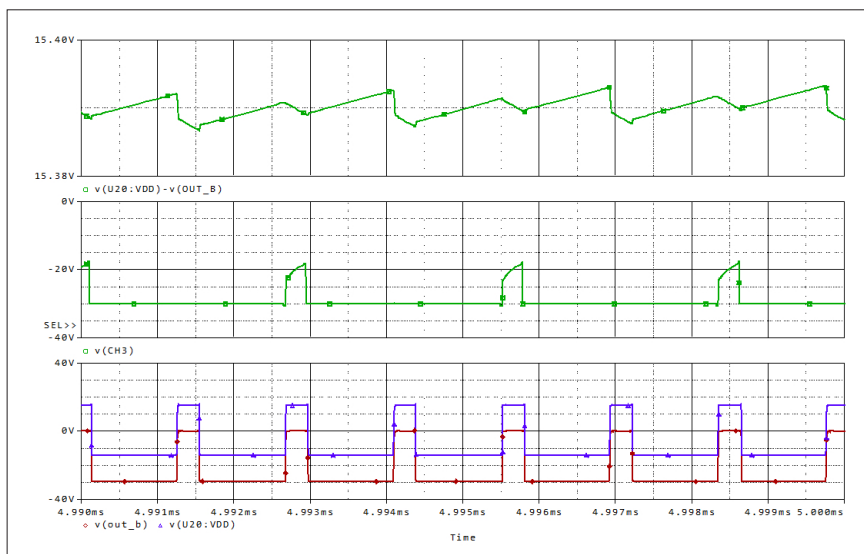
wadzić modyfikując układ modulatora lub wykorzystując dodatkowe elementy R_{id} i C_{id} na wejściu drivera (rys. 7).

Na rys 11 przedstawiono zmontowany prototyp wzmacniacza akustycznego klasy BD z optymalną modulacją NBDD, bez sygnału wspólnego na wyjściu.

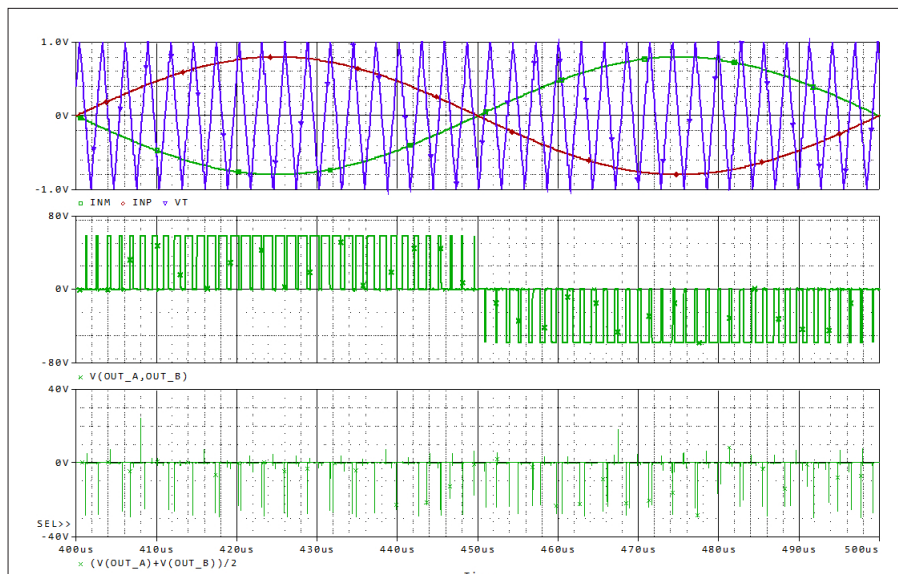
Ponieważ wstępne symulacje układu potwierdzają poprawność koncepcji, w kolejnym etapie będą dokonane szczegółowe pomiary testowego wzmacniacza.

Podsumowanie

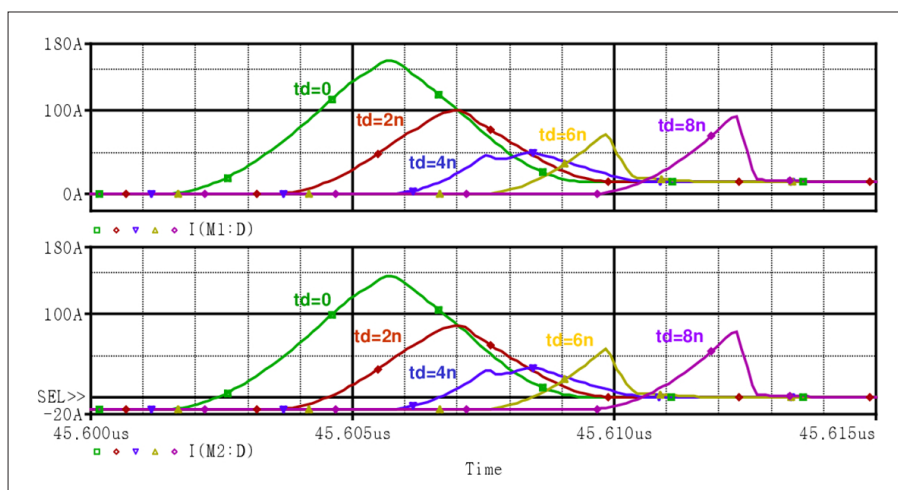
W pracy dokonano przeglądu i oceny różnych technik zasilania i izolacji galwanicznej sterowników bramkowych tranzystorów mocy w stopniach końcowych wzmacniaczy klasy D oraz różnego rodzaju konwerterów DC-AC lub DC-DC o strukturze pół-mostkowej lub mostkowej typu H. Opisano i porównano techniki wytwarzania pływających napięć zasilających sterowniki bramkowe tranzystorów górnej części mostka w konfiguracji typu bootstrap (ang. floating bootstrap high-side power supply) oraz w konfiguracji typu samo-doładowującej się pompy ładunkowej (ang. floating self-boost charge pump high-side power supply). Wytwarzane napięcie zasilające oraz sygnał sterujący sterownikiem bramkowym każdego z tranzystorów górnej części mostka mają wspólną „masę”, dołączoną do źródła tranzystora mocy MOSFET lub emitera tranzystora IGBT, o pływającym potencjale w pełnym zakresie pomiędzy potencjałami dolnej i górnej szyny napięć zasilających stopień końcowy. Pomiędzy nadajnikiem, a odbiornikiem sygnałów sterujących sterownikiem bramkowym każdego z tranzystorów górnej części mostka jest konieczne zastosowanie odpowiednich układów przesuwania poziomu napięć lub galwanicznej izolacji pomiędzy przesyłanymi cyfrowymi sygnałami sterującymi od nadajnika do odbiornika.



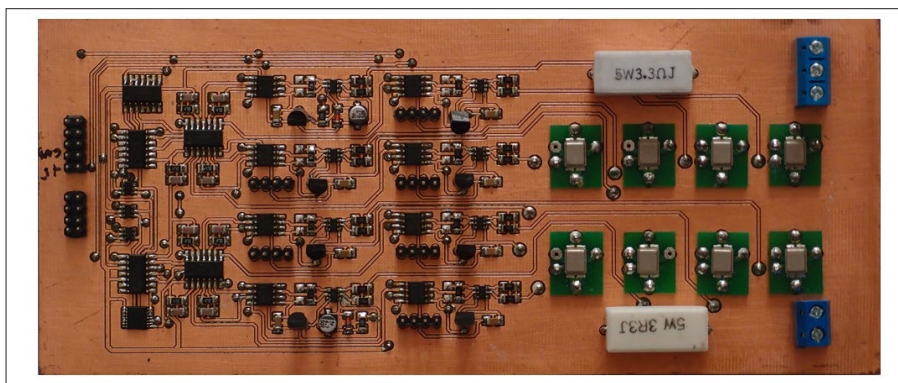
Rysunek 8. Wybrane przebiegi w układzie zasilania driverów tranzystorów MOS stopni końcowych: przebiegi napięć Vdd i GND drivera UCC27531 (dół), przebieg napięcia sterującego (środek), wypadkowe napięcie zasilające drivera Vdd-GND (góra)



Rysunek 9. Przebiegi napięć wzmacniacza klasy BD: na wejściu modulatora (góra), na wyjściu mostka składowa różnicowa (środek) i wspólna (dół)



Rysunek 10. Przebiegi prądów drenu tranzystorów M1 i M2 w momencie przełączania



Rysunek 11. Płyta prototypowa wzmacniacza akustycznego klasy BD z optymalną modulacją NBDD, bez sygnału wspólnego na wyjściu

W pracy opisano i porównano trzy techniki izolacji galwanicznej sygnałów cyfrowych: optyczną, pojemnościową i transformatorową, które mogą być wykorzystane do sterowania tranzystorów w górnej części mostka. Wykorzystując

jedno-kanałowe, szybkie sterowniki bramkowe UCC27531, układy ISO7420 z pojemnościową izolacją galwaniczną pomiędzy cyfrowymi sygnałami na wejściu i wyjściu układu oraz szybkie tranzystory mocy MOSFET typu IRF6775MTRPbF,

opracowano układy sterowania tranzystorów mocy w oryginalnym mostkowym wzmacniaczu klasy BD z dwubrzęgową modulacją PWM z przesuwaniem fazy sygnału modulowanego PSC PWM, charakteryzującym się trzema poziomami sygnału zmodulowanego PWM na wyjściu wzmacniacza i zerowym sygnałem wspólnym. Stopień końcowy wzmacniacza zawiera 8 tranzystorów mocy MOSFET, przy czym sterowniki bramkowe 6 tranzystorów zasilane są z indywidualnych, płynących napięć zasilających, zrealizowanych w układzie samo-ładowującej się pompy ładunkowej, a pomiędzy cyfrowymi sygnałami sterującymi na wyjściu modulatora i wejściami sterowników bramkowych wszystkich 8 tranzystorów zastosowano układy ISO7420 z pojemnościową izolacją galwaniczną sygnałów. Poprawność koncepcji wzmacniacza i układów zasilających została potwierdzona za pomocą symulacji komputerowych w programie PSpice.

Literatura

1. Jasielski J, Kuta S, Machowski W. Class-BD Audio Amplifiers with Common-Mode Free Output, Mixed Design of Integrated Circuits & Systems (MIXDES), 2016 Proceedings of the 22st International Conference, Date 23-25 June 2016.
2. Jasielski J, Kołodziejcki W, Kuta S. Cancellation of Common-Mode Output Signal in Class-BD Audio Amplifiers”, 2016 International Conference on Signals And Electronic Systems (ICSES), September 5-7, 2016, Kraków.
3. Berkhout M, Dooper L. Class-D Audio Amplifiers in Mobile Applications. IEEE Transactions On Circuits And Systems-I: Regular Papers, 2010, 57, 991-1002.
4. Morrison Ch, Weiss S, Macleod M, Stewart R. Comparison of Single- and Double-Sided Pulse Width Modulated Signals with Non-Linear Predistortion, Proceedings of the 5th European DSP Education and Research Conference, 2012, Amsterdam.
5. Johansen M, Nielsen K. A Review and Comparison of Digital PWM Methods for Digital Pulse Modulation Systems, 107th AES Convention, 1999 September 24-27 New York.
6. Chung SK, Lim JG. Design of Bootstrap Power Supply for Half-Bridge Circuits using Snubber Energy Regeneration, Journal of Power Electronics, 2007, 7, 294-300.
7. Design and Application Guide of Bootstrap Circuit for High-Voltage Gate-Drive IC, AN-6076, 2008, Fairchild Semiconductor Corporation, Rev. 1.0.0 • 9/30/08.
8. Design Guide for Selection of Bootstrap Components, AN-9052, 2008 Fairchild Semiconductor Corporation, Rev. 1.0.0 • 11/10/08.
9. Khoo GFW, Carter DRH, McMahon RA. Analysis of a charge pump power supply with a floating voltage reference, IEEE Trans. Circuits Syst., 2000, 47, 1494–1501.
10. Meyer P., Tucker J., Providing Continuous Gate Drive Using a Charge Pump, 2011, Texas Instruments Incorporated, SLVA444–February 2011.
11. Lin RL, Lee FC. Single-power-supply-based transformerless IGBT/MOSFET gate driver with 100% high-side turn-on duty cycle operation performance using auxiliary bootstrapped charge pumper, Proc. IEEE Power Electronics Specialties Conf. (PESC), 1997, 1205–1209.
12. Park S, Jahns TM. A Self-Boost Charge Pump Topology for a Gate Drive High-Side Power Supply, IEEE Transactions on Power Electronics, 2005, 20, 300-307.
13. FODM8071 3.3V/5V Logic Gate Output Optocoupler with High Noise Immunity, www.fairchildsemi.com
14. ISO7420x Low-Power Dual-Channel Digital Isolators, SLL-S984I –JUNE 2009–REVISED JULY 2015, Texas Instruments, www.ti.com
15. 2.5-A and 5-A, 35-VMAX VDD FET and IGBT Single-Gate Driver, SLUSBA7D – DECEMBER 2012–REVISED APRIL 2013, www.ti.com

Article history:

Received 19 April 2018
Received in revised form
25 June 2018
Accepted 26 June 2018
Available online 27 June 2018

Abstract

Various methods used for a floating high-side gate drive power supply and galvanic isolation of the Class-D amplifiers and different DC-AC or DC-DC converters have been reviewed and evaluated in the paper. On the basis of the literature, the bootstrap floating supply and self-boost charge pump topology for a gate drive high-side power supply, as well as control signal isolated systems with optically-isolated signals or with capacitive signal isolation have been described and compared. New topologies of the Class-BD amplifiers with Common-Mode (CM) free outputs using PSC PWM – Phase Shifted Carrier Pulse Width presented in the paper, shows that almost all gate drivers of the output stage transistors require floating power supply and galvanic isolation of the control signals. In the case of such circuits with multi-level PWM output, the most reliable and robust method for the floating gate drive power supply and galvanic isolation is self-boost charge pump topology with capacitive control signal isolation. Correct operation of the output stage of the proposed Class-BD amplifiers as well as the PWM modulator and self-boost charge pump topologies with capacitive control signal isolation have been verified using intensive Pspice simulation.

Key words: Bootstrap power supply, Charge pump, Gate drivers, Galvanic isolation of the control signals, Class-D amplifier, PWM, PSCPWM, DC-DC converters